

日本国特許庁
JAPAN PATENT OFFICE

501P17780S



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年12月12日

出願番号

Application Number:

特願2000-377573

出願人

Applicant(s):

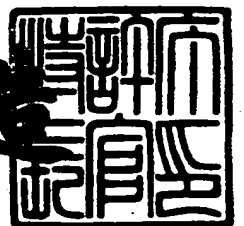
ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年10月19日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3091943

【書類名】 特許願

【整理番号】 0000668002

【提出日】 平成12年12月12日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/14

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 原田 耕一

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100080883

【弁理士】

【氏名又は名称】 松隈 秀盛

【電話番号】 03-3343-5821

【手数料の表示】

【予納台帳番号】 012645

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707386

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像素子及びその駆動方法

【特許請求の範囲】

【請求項 1】 2 次元配列された複数の光電変換素子と、

上記複数の光電変換素子で光電変換された信号電荷を読み出すゲート部と、

上記ゲート部により読み出された信号電荷を垂直方向に転送する複数の垂直転送レジスタと、

上記複数の垂直転送レジスタから転送された信号電荷を水平方向に転送する水平転送レジスタとを有し、

上記垂直転送レジスタに、それぞれ垂直方向に信号電荷の転送を行うための駆動電圧が供給される第 1 の転送電極及び第 2 の転送電極を少なくとも有し、

上記第 1 の転送電極は上記垂直転送レジスタと平行に配置され、上記第 2 の転送電極は上記垂直転送レジスタと垂直に配置され、

上記第 1 の転送電極及び上記第 2 の転送電極が上記ゲート部上にも形成されて、上記光電変換素子から信号電荷を読み出すための駆動電圧が供給され、上記第 1 の転送電極及び上記第 2 の転送電極の両方から供給される駆動電圧により、上記光電変換素子で光電変換された信号電荷の上記垂直転送レジスタへの読み出しが行われ、

上記信号電荷の上記垂直転送レジスタへの読み出しが行われる部分では、上記光電変換素子の上記ゲート部側の上記第 1 の転送電極又は上記第 2 の転送電極と、上記光電変換素子のセンサ領域とが隣接して形成され、

上記信号電荷の上記垂直転送レジスタへの読み出しが行われない部分では、上記光電変換素子の上記ゲート部側の転送電極と、上記光電変換素子のセンサ領域との間にオフセット領域が設けられた

ことを特徴とする固体撮像素子。

【請求項 2】 上記光電変換素子の上記ゲート部とは反対側の上記垂直転送レジスタの上記第 1 の転送電極及び上記第 2 の転送電極と、上記光電変換素子のセンサ領域との間にもオフセット領域が設けられたことを特徴とする請求項 1 に記載の固体撮像素子。

【請求項 3】 上記信号電荷の上記垂直転送レジスタへの読み出しが行われる部分では、上記光電変換素子の上記ゲート部側の転送電極が上記光電変換素子のセンサ領域側に延出して形成されたことを特徴とする請求項 1 に記載の固体撮像素子。

【請求項 4】 上記信号電荷の上記垂直転送レジスタへの読み出しが行われる部分では、上記光電変換素子のセンサ領域が上記ゲート部側に延出して形成されたことを特徴とする請求項 1 に記載の固体撮像素子。

【請求項 5】 2 次元配列された複数の光電変換素子と、
上記複数の光電変換素子で光電変換された信号電荷を読み出すゲート部と、
上記ゲート部により読み出された信号電荷を垂直方向に転送する複数の垂直転送レジスタと、

上記複数の垂直転送レジスタから転送された信号電荷を水平方向に転送する水平転送レジスタとを有し、

上記垂直転送レジスタに、第 1 の転送電極及び第 2 の転送電極を少なくとも有する固体撮像素子に対して、

上記第 1 の転送電極及び上記第 2 の転送電極に、それぞれ垂直方向に信号電荷の転送を行うための駆動電圧を供給すると共に、

上記第 1 の転送電極及び上記第 2 の転送電極に、上記光電変換素子から信号電荷を読み出すための駆動電圧も供給して、上記第 1 の転送電極及び上記第 2 の転送電極の両方から供給される駆動電圧により、上記複数の光電変換素子に対して、列毎に又は／及び行毎に独立して上記光電変換素子で光電変換された信号電荷の上記垂直転送レジスタへの読み出し動作を行う

ことを特徴とする固体撮像素子の駆動方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、光電変換素子が 2 次元配列された固体撮像素子例えば CCD 固体撮像素子及びその駆動方法に係わる。

【0 0 0 2】

【従来の技術】

CCD固体撮像素子を用いたイメージセンサ（以下CCDイメージセンサと称する）において、ダイナミックレンジを向上させるため、異なる感度の光電変換素子を利用して画像を撮像して、合成させる手法が提案されている。

【0003】

第1の手法は、光学的に複数の透過率の異なる光軸に分岐させた入射光をそれぞれの光軸上に配置させたCCDイメージセンサで計測する手法である（特開平8-223491号、特開平7-254965号、特開平7-254966号、特開平8-340486号、特開平10-69011号、米国特許5801773号等参照）。

【0004】

第2の手法は、1つのCCDイメージセンサを用いて、露光時間を分割し、異なる時刻で、かつ、異なる時間幅で、複数枚の画像を撮像した後、それらを合成する手法である（特開平8-331461号、特開平7-254965号、米国特許5420635号、米国特許5455621号、特開平6-141229号、米国特許5801773号、米国特許5638118号、米国特許5309243号等参照）。

【0005】

第3の手法は、1つのCCDイメージセンサを用いて、CCDイメージセンサの各光電変換素子の感度を異なるようにして撮像した後、複数の異なる感度の光電変換素子で計測された信号を合成させる手法であり、米国特許5789737号、特開昭59-217358号、米国特許5420635号に記載されている。これら先行技術の刊行物においては、1つのCCDイメージセンサ内の光電変換素子の感度を変える手段として、各光電変換素子の上に透過率の異なるフィルタを張ることが提案されている。

【0006】

【発明が解決しようとする課題】

しかしながら、第1の手法は、複数のCCDイメージセンサと、光を分岐させる複雑な光学系が必要となるため、製造コストや装置の規模が大きくなってしま

うという課題があった。

【0007】

また、第2の手法は、異なる感度で計測された情報が異なる時刻で、かつ異なる時間幅で得られることになるため、動きのある被写体の画像を正しく撮像することが難しく、動解像度を高くすることができないという課題があった。

【0008】

さらに、第3の手法は、上記の2つの手法とは異なり、装置が複雑になるといった課題や、動解像度を高くすることができないといった課題を解消することができる。しかしながら、第3の手法は、透過率の異なるフィルタを張ることによる感度制御がなされるので、CCDイメージセンサの製造時に各光電変換素子の感度が固定されることになるため、可変制御することができなくなり、ダイナミックレンジ拡大率を状況に合わせて可変に制御することが困難になるという課題があった。

【0009】

この各光電変換素子の感度が固定されることにより、ダイナミックレンジ拡大率を状況に合わせて可変に制御することが困難になるという課題に対して、特開平9-191099号には、第1の蓄積時間の後に、選択された列の信号を読み出し、その後電子シャッタをかけ、続く第2の蓄積時間の後に、上記列以外の列の信号を読み出すことによりダイナミックレンジを拡大することが記載されている。

しかしながら、この手法でも、フィルタを張る手法と同様に感度の空間パターンの設計に自由度がないという問題があり、例えば、垂直方向に3種類以上の複数の露光時間を有する信号を得ることができないという課題があった。

【0010】

また、第1の蓄積時間と第2の蓄積時間とは互いに電子シャッタによる電荷掃き出しによって時間的に分離されているため、第1の蓄積時間で電荷を読み出す列と第2の蓄積時間で電荷を読み出す列とで撮像のタイミングが異なる。このため、前述した第2の手法と同様に動解像度を高くすることができない。

【0011】

また、上述のCCDイメージセンサに用いられるCCD固体撮像素子において、多画素化や小型化を図るために、各画素のユニットセルのさらなる微細化が求められている。

【0012】

上述した問題の解決のために、本発明においては、各光電変換素子の感度の空間パターンに自由度を持たせることができ、広いダイナミックレンジと、高い動解像度とを有し、微細化に適した構造の固体撮像素子及びその駆動方法を提供するものである。

【0013】

【課題を解決するための手段】

本発明の固体撮像素子は、2次元配列された複数の光電変換素子と、この複数の光電変換素子で光電変換された信号電荷を読み出すゲート部と、このゲート部により読み出された信号電荷を垂直方向に転送する複数の垂直転送レジスタと、この複数の垂直転送レジスタから転送された信号電荷を水平方向に転送する水平転送レジスタとを有し、垂直転送レジスタにそれぞれ垂直方向に信号電荷の転送を行うための駆動電圧が供給される第1の転送電極及び第2の転送電極を少なくとも有し、第1の転送電極は垂直転送レジスタと平行に配置され、第2の転送電極は垂直転送レジスタと垂直に配置され、第1の転送電極及び第2の転送電極がゲート部上にも形成されて光電変換素子から信号電荷を読み出すための駆動電圧が供給され、これら第1の転送電極及び第2の転送電極の両方から供給される駆動電圧により、光電変換素子で光電変換された信号電荷の垂直転送レジスタへの読み出しが行われ、信号電荷の垂直転送レジスタへの読み出しが行われる部分では光電変換素子のゲート部側の第1の転送電極又は第2の転送電極と光電変換素子のセンサ領域とが隣接して形成され、信号電荷の垂直転送レジスタへの読み出しが行われない部分では光電変換素子のゲート部側の転送電極と光電変換素子のセンサ領域との間にオフセット領域が設けられたものである。

【0014】

本発明の固体撮像素子の駆動方法は、2次元配列された複数の光電変換素子と、この複数の光電変換素子で光電変換された信号電荷を読み出すゲート部と、こ

のゲート部により読み出された信号電荷を垂直方向に転送する複数の垂直転送レジスタと、この複数の垂直転送レジスタから転送された信号電荷を水平方向に転送する水平転送レジスタとを有し、垂直転送レジスタに第1の転送電極及び第2の転送電極を少なくとも有する固体撮像素子に対して、第1の転送電極及び第2の転送電極にそれぞれ垂直方向に信号電荷の転送を行うための駆動電圧を供給すると共に光電変換素子から信号電荷を読み出すための駆動電圧も供給して、これら第1の転送電極及び第2の転送電極の両方から供給される駆動電圧により複数の光電変換素子に対して列毎に又は／及び行毎に独立して光電変換素子で光電変換された信号電荷の垂直転送レジスタへの読み出し動作を行うものである。

【0015】

上述の本発明の固体撮像素子の構成によれば、第1の転送電極及び第2の転送電極の両方から供給される駆動電圧により、光電変換素子で光電変換された信号電荷の垂直転送レジスタへの読み出しが行われることにより、いわゆるAND型の固体撮像素子が構成される。

また、信号電荷の垂直転送レジスタへの読み出しが行われる部分では光電変換素子のゲート部側の第1の転送電極又は第2の転送電極と光電変換素子のセンサ領域とが隣接して形成されたことにより、隣接したセンサ領域と転送電極との間で信号電荷の読み出しを行うことができる。

さらに、信号電荷の垂直転送レジスタへの読み出しが行われない部分では光電変換素子のゲート部側の転送電極と光電変換素子のセンサ領域との間にオフセット領域が設けられたことにより、信号電荷の読み出しが行われず、オフセット領域の有無で信号電荷の読み出しが行われるか行われなないかの区別がなされる。

【0016】

上述の本発明の固体撮像素子の駆動方法によれば、第1の転送電極及び第2の転送電極の両方から供給される駆動電圧により読み出し動作を行うので、いわゆるAND型の動作がなされる。

また、複数の光電変換素子に対して列毎に又は／及び行毎に独立して光電変換素子で光電変換された信号電荷の垂直転送レジスタへの読み出し動作を行うことにより、光電変換素子の信号電荷の蓄積時間を列毎に又は／及び行毎に独立して

変えて、蓄積時間の異なる信号を得ることができる。

【0017】

【発明の実施の形態】

本発明は、2次元配列された複数の光電変換素子と、複数の光電変換素子で光電変換された信号電荷を読み出すゲート部と、ゲート部により読み出された信号電荷を垂直方向に転送する複数の垂直転送レジスタと、複数の垂直転送レジスタから転送された信号電荷を水平方向に転送する水平転送レジスタとを有し、垂直転送レジスタにそれぞれ垂直方向に信号電荷の転送を行うための駆動電圧が供給される第1の転送電極及び第2の転送電極を少なくとも有し、第1の転送電極は垂直転送レジスタと平行に配置され、第2の転送電極は垂直転送レジスタと垂直に配置され、第1の転送電極及び第2の転送電極がゲート部上にも形成されて光電変換素子から信号電荷を読み出すための駆動電圧が供給され、第1の転送電極及び第2の転送電極の両方から供給される駆動電圧により、光電変換素子で光電変換された信号電荷の垂直転送レジスタへの読み出しが行われ、信号電荷の垂直転送レジスタへの読み出しが行われる部分では光電変換素子のゲート部側の第1の転送電極又は第2の転送電極と光電変換素子のセンサ領域とが隣接して形成され、信号電荷の垂直転送レジスタへの読み出しが行われない部分では光電変換素子のゲート部側の転送電極と光電変換素子のセンサ領域との間にオフセット領域が設けられた固体撮像素子である。

【0018】

また本発明は、上記固体撮像素子において、光電変換素子のゲート部とは反対側の垂直転送レジスタの第1の転送電極及び第2の転送電極と、光電変換素子のセンサ領域との間にもオフセット領域が設けられた構成とする。

【0019】

また本発明は、上記固体撮像素子において、信号電荷の垂直転送レジスタへの読み出しが行われる部分では、光電変換素子のゲート部側の転送電極が光電変換素子のセンサ領域側に延出して形成された構成とする。

【0020】

また本発明は、上記固体撮像素子において、信号電荷の垂直転送レジスタへの

読み出しが行われる部分では、光電変換素子のセンサ領域がゲート部側に延出して形成された構成とする。

【 0 0 2 1 】

本発明は、2次元配列された複数の光電変換素子と、複数の光電変換素子で光電変換された信号電荷を読み出すゲート部と、ゲート部により読み出された信号電荷を垂直方向に転送する複数の垂直転送レジスタと、複数の垂直転送レジスタから転送された信号電荷を水平方向に転送する水平転送レジスタとを有し、垂直転送レジスタに、第1の転送電極及び第2の転送電極を少なくとも有する固体撮像素子に対して、第1の転送電極及び第2の転送電極にそれぞれ垂直方向に信号電荷の転送を行うための駆動電圧を供給すると共に、第1の転送電極及び第2の転送電極に光電変換素子から信号電荷を読み出すための駆動電圧も供給して、第1の転送電極及び第2の転送電極の両方から供給される駆動電圧により複数の光電変換素子に対して列毎に又は／及び行毎に独立して光電変換素子で光電変換された信号電荷の垂直転送レジスタへの読み出し動作を行う固体撮像素子の駆動方法である。

【 0 0 2 2 】

本発明の具体的な実施の形態に先立ち、本発明の概要について説明する。

本発明は、2次元配列された複数の光電変換素子（センサ）と、複数の光電変換素子（センサ）で光電変換された信号電荷を読み出すゲート部と、ゲート部により読み出された信号電荷を垂直方向に転送する複数の垂直転送レジスタと、複数の垂直転送レジスタから転送された信号電荷を水平方向に転送する水平転送レジスタとを有する固体撮像素子に適用されるものである。

【 0 0 2 3 】

ここで、先に提案した固体撮像素子の概略構成図（要部平面図）を図9に示す。

このCCD固体撮像素子は、2次元配列された複数の光電変換素子即ちセンサ11を有して成り、各センサ11列の一侧に第1層の多結晶シリコンから成る転送電極21と第2層の多結晶シリコンから成る転送電極22（22A，22B）が配置されている。そして、この転送電極21，22に対応して、各センサ11

列の一侧に垂直転送レジスタ 2 5 が設けられている。

さらに、第 1 層及び第 2 層の転送電極 2 1, 2 2 の上方に、垂直転送レジスタ 2 5 に平行に第 3 層の転送電極 2 3 (2 3 A, 2 3 B) が配置されている。

センサ 1 1 とその左の垂直転送レジスタ 2 5 との間には、センサ 1 1 で光電変換された信号電荷を読み出す読み出しゲート部 2 4 があり、センサ 1 1 とその右の垂直転送レジスタ 2 5 との間には、各センサ列を分離するためのチャネルストップ領域 2 6 がある。

【 0 0 2 4 】

読み出しゲート部 2 4 により、センサ 1 1 で光電変換された信号電荷はセンサ 1 1 の左側の垂直転送レジスタ 2 5 に読み出される。そして読み出された信号電荷は、垂直転送レジスタ 2 5 において垂直方向に転送される。

尚、垂直転送レジスタ 2 5 の端部には、垂直転送レジスタ 2 5 から転送された信号電荷を水平方向に転送する水平転送レジスタ (図示せず) が設けられる。

【 0 0 2 5 】

第 1 層の多結晶シリコンから成る転送電極 2 1 は、垂直方向のセンサ 1 1 間において水平方向に延びる導線部と、垂直転送レジスタ 2 5 に沿って図中下側に突出する電極部とから構成される。

第 2 層の多結晶シリコンから成る転送電極 2 2 A, 2 2 B は、垂直方向のセンサ 1 1 間において水平方向に延びる導線部と、垂直転送レジスタ 2 5 に沿って図中上側に突出する電極部とから構成されている。この第 2 層の多結晶シリコンから成る転送電極 2 2 A, 2 2 B の電極部は、特に読み出しゲート部 2 4 において垂直方向図中上側に延長部 2 2 C を有し、この延長部 2 2 C が 1 つ上側の第 1 層の転送電極 2 1 上にまで達している。

【 0 0 2 6 】

第 1 層の多結晶シリコンから成る転送電極 2 1 には、第 1 相の垂直転送クロック $\phi V 1$ が供給される。

第 2 層の多結晶シリコンから成る転送電極 2 2 A, 2 2 B には、それぞれ第 2 相の垂直転送クロック $\phi V 2 A$, $\phi V 2 B$ が供給される。

第 3 層の多結晶シリコンから成る転送電極 2 3 A, 2 3 B には、それぞれ第 3

相の垂直転送クロック $\phi V3A$, $\phi V3B$ が供給される。

これらの垂直転送クロックにより、各層の転送電極 21, 22 (22A, 22B), 23 (23A, 23B) において、3相駆動で信号電荷の垂直転送が行われるように構成されている。

【0027】

また、第2相の垂直転送クロック $\phi V2A$, $\phi V2B$ 及び第3相の垂直転送クロック $\phi V3A$, $\phi V3B$ は、垂直転送レジスタ 25 内で信号電荷を垂直転送するための駆動電圧を供給するだけでなく、センサ 11 で光電変換された信号電荷を垂直転送レジスタ 25 に読み出すための高いレベルの駆動電圧も供給するものである。

【0028】

そして、読み出しゲート部 24 において、第2層の多結晶シリコンから成る転送電極 22A 又は 22B と、第3層の多結晶シリコンから成る転送電極 23A 又は 23B との両方に対して、それぞれ第2相の垂直転送クロック $\phi V2A$ 又は $\phi V2B$ と第3相の垂直転送クロック $\phi V3A$ 又は $\phi V3B$ により信号電荷を読み出すための高いレベルの駆動電圧が供給される場合に、センサ 11 において光電変換された信号電荷が垂直転送レジスタ 25 に読み出される。

即ちいわゆる AND 型の CCD 固体撮像素子を構成している。

【0029】

転送電極 22A に供給される垂直転送クロック $\phi V2A$ と、転送電極 22B に供給される垂直転送クロック $\phi V2B$ とにおいて、上述の高いレベルの駆動電圧が供給されるタイミングを異ならせれば、複数のセンサ 11 の信号電荷を行毎に読み出すように制御することができる。

同様に、転送電極 23A に供給される垂直転送クロック $\phi V3A$ と、転送電極 23B に供給される垂直転送クロック $\phi V3B$ とにおいて、上述の高いレベルの駆動電圧が供給されるタイミングを異ならせれば、複数のセンサ 11 の信号電荷を列毎に読み出すように制御することができる。

【0030】

さらに、第2相の垂直転送クロック $\phi V2A$, $\phi V2B$ と第3相の垂直転送ク

ロック $\phi V3A$, $\phi V3B$ の組み合わせにより、複数のセンサ 11 の信号電荷を行毎にかつ列毎に読み出すように制御することができ、第 1 群のセンサ 11 A、第 2 群のセンサ 11 B、第 3 群のセンサ 11 C、第 4 群のセンサ 11 D の読み出すタイミングを変えて蓄積時間を異ならせることが可能になる。

即ち光電変換素子に蓄積された信号電荷を画素毎に独立に読み出すことが可能になる。

【0031】

ところで、この図 9 に示す構成の場合には、読み出しゲート部 24 にある第 2 層の転送電極 22 A, 22 B の電極部の延長部 22 C が比較的狭い幅に形成されている。

この延長部 22 C は、第 3 相の転送電極 23 (23 A, 23 B) との位置合わせ等を考慮した幅を確保する必要性があり、これ以上狭くすることが困難になっている。

このため、ユニットセルの微細化が難しくなり、今後の CCD 固体撮像素子の多画素化や小型化に対応することが難しくなる。

【0032】

そこで、本発明では、図 9 の CCD 固体撮像素子と同様の AND 型の動作が可能であり、かつユニットセルの微細化を容易にする構造の固体撮像素子を構成するものである。

【0033】

本発明の一実施の形態として CCD 固体撮像素子の概略構成図 (要部の平面図) を図 1 に示す。また、図 1 の A-A における断面図を図 2 A に示し、図 1 の B-B における断面図を図 2 B に示し、図 1 の C-C における断面図を図 2 C に示す。

この CCD 固体撮像素子は、2 次元配列された複数の光電変換素子即ちセンサ 11 を有して成り、各センサ 11 列の一側に垂直転送レジスタ 25 が設けられている。

【0034】

垂直転送レジスタ 25 には、第 1 層の多結晶シリコンから成る転送電極 21 と

第2層の多結晶シリコンから成る転送電極22(22A, 22B)が配置されている。そして、この転送電極21, 22に対応して、各センサ11列の一侧に

さらに、第1層及び第2層の転送電極21, 22の上方に、垂直転送レジスタ25に平行に第3層の転送電極23(23A, 23B)が配置されている。

センサ11とその左の垂直転送レジスタ25との間には、センサ11で光電変換された信号電荷を読み出す読み出しゲート部24があり、センサ11とその右の垂直転送レジスタ25との間には、図1中斜線を付して示すように、各センサ列を分離するためのチャネルストップ領域26がある。

【0035】

読み出しゲート部24により、センサ11で光電変換された信号電荷はセンサ11の左側の垂直転送レジスタ25に読み出される。そして読み出された信号電荷は、垂直転送レジスタ25において垂直方向に転送される。

尚、垂直転送レジスタ25の端部には、垂直転送レジスタ25から転送された信号電荷を水平方向に転送する水平転送レジスタ(図示せず)が設けられる。

【0036】

第1層の多結晶シリコンから成る転送電極21には、第1相の垂直転送クロック $\phi V1$ が供給される。

第2層の多結晶シリコンから成る転送電極22A, 22Bには、それぞれ第2相の垂直転送クロック $\phi V2A$, $\phi V2B$ が供給される。

第3層の多結晶シリコンから成る転送電極23A, 23Bには、それぞれ第3相の垂直転送クロック $\phi V3A$, $\phi V3B$ が供給される。

これらの垂直転送クロックにより、各層の転送電極21, 22(22A, 22B), 23(23A, 23B)において、3相駆動で信号電荷の垂直転送が行われるように構成されている。

【0037】

また、第2相の垂直転送クロック $\phi V2A$, $\phi V2B$ 及び第3相の垂直転送クロック $\phi V3A$, $\phi V3B$ は、垂直転送レジスタ25内で信号電荷を垂直転送するための駆動電圧を供給するだけでなく、センサ11で光電変換された信号電荷を垂直転送レジスタ25に読み出すための高いレベルの駆動電圧も供給するもの

である。

【0038】

そして、読み出しゲート部24において、第2層の多結晶シリコンから成る転送電極22A又は22Bと、第3層の多結晶シリコンから成る転送電極23A又は23Bとの両方に対して、それぞれ第2相の垂直転送クロック $\phi V2A$ 又は $\phi V2B$ と第3相の垂直転送クロック $\phi V3A$ 又は $\phi V3B$ により信号電荷を読み出すための高いレベルの駆動電圧が供給される場合に、センサ11において光電変換された信号電荷が垂直転送レジスタ25に読み出される。

即ち図9に示したCCD固体撮像素子と同様に、いわゆるAND型のCCD固体撮像素子を構成している。

【0039】

図2に示す断面構造を見ると、半導体基体1の表面付近に、 N^+ 不純物領域2と P^+ の正電荷蓄積領域3と転送チャネル5が形成されている。 N^+ 不純物領域2及び P^+ の正電荷蓄積領域3によりセンサ11のフォトダイオードが構成され、転送チャネル5とその上方の転送電極21, 22, 23により垂直転送レジスタ25が構成される。

半導体基体1は、例えば半導体基板、或いは半導体基板とその上の半導体エピタキシャル層によって構成される。

チャンネルストップ領域26は、半導体基体1に形成されたP型不純物領域により構成されている。

【0040】

そして、図2Aの断面図に示すように、第1層の転送電極21、第2層の転送電極22(22A, 22B)、第3層の転送電極23(23A)が、順に繰り返して転送チャネル5に臨むように配置されている。

【0041】

本実施の形態においては、特にセンサ11と、読み出しゲート部24があるセンサ11の左側の第2層の多結晶シリコンから成る転送電極22A, 22B及び第3層の多結晶シリコンから転送電極23A, 23Bとの構成が、図9に示したCCD固体撮像素子とは異なっている。

【 0 0 4 2 】

即ち第 1 層の多結晶シリコンから成る転送電極 2 1 は、垂直方向のセンサ 1 1 間において水平方向に延びて形成されている。

第 2 層の多結晶シリコンから成る転送電極 2 2 A, 2 2 B は、垂直方向のセンサ 1 1 間において水平方向に延びる導線部と、垂直転送レジスタ 2 5 に沿って図中下側に突出する電極部とから構成されている。読み出しゲート部 2 4 は、この第 2 層の多結晶シリコンから成る転送電極 2 2 A, 2 2 B の電極部がある部分に形成されている。

第 3 層の多結晶シリコンから成る転送電極 2 3 A, 2 3 B は、読み出しゲート部 2 4 において、センサ 1 1 側に延出して形成され、この延出した延長部 2 3 C がセンサ 1 1 に隣接している。即ち図 2 B の断面図にも示すように、この延長部 2 3 C が第 2 層の転送電極 2 2 A に覆い被さるように形成され、センサ 1 1 に臨むようになっている。

これにより、第 2 層の転送電極 2 2 A, 2 2 B と第 3 層の転送電極 2 3 A, 2 3 B の延長部 2 3 C に共に前述した高いレベルの駆動電圧が供給されたときに、読み出しゲート部 2 4 においてセンサ 1 1 から信号電荷が垂直転送レジスタ 2 5 に読み出される。

【 0 0 4 3 】

一方、センサ 1 1 の左側の読み出しゲート部 2 4 でない部分、即ち信号電荷の読み出しが行われない部分 2 7 においては、図 1 中斜線を付したセンサ 1 1 の N^+ 不純物領域 2 と、第 3 層の多結晶シリコンから成る転送電極 2 3 A, 2 3 B とが間をおいて形成され、オフセット領域 2 7 A が形成されている。また、図 1 中ドットを付したセンサ 1 1 の P^+ の正電荷蓄積領域 3 は第 3 層の転送電極 2 3 A, 2 3 B に隣接して形成されている。即ち図 2 C の断面図にも示すように、センサ 1 1 の N^+ 不純物領域 2 が第 3 層の転送電極 2 3 A, 2 3 B に対して後退して形成されて、その間の部分がオフセット領域 2 7 A となっている。

センサ 1 1 の N^+ 不純物領域（センサ領域）2 と第 3 層の転送電極 2 3 A, 2 3 B の間にオフセット領域 2 7 A があることにより、この部分 2 7 ではセンサ 1 1 から信号電荷の読み出しが行われない。

【 0 0 4 4 】

転送電極 2 2 A に供給される垂直転送クロック $\phi V 2 A$ と、転送電極 2 2 B に供給される垂直転送クロック $\phi V 2 B$ とにおいて、上述の高いレベルの駆動電圧が供給されるタイミングを異ならせれば、複数のセンサ 1 1 の信号電荷を行毎に読み出すように制御することができる。

同様に、転送電極 2 3 A に供給される垂直転送クロック $\phi V 3 A$ と、転送電極 2 3 B に供給される垂直転送クロック $\phi V 3 B$ とにおいて、上述の高いレベルの駆動電圧が供給されるタイミングを異ならせれば、複数のセンサ 1 1 の信号電荷を列毎に読み出すように制御することができる。

【 0 0 4 5 】

さらに、第 2 相の垂直転送クロック $\phi V 2 A$ 、 $\phi V 2 B$ と第 3 相の垂直転送クロック $\phi V 3 A$ 、 $\phi V 3 B$ の組み合わせにより、複数のセンサ 1 1 の信号電荷を行毎にかつ列毎に読み出すように制御することができる。

即ち光電変換素子に蓄積された信号電荷を画素毎に独立に読み出すことが可能になる。

図 1 の場合には、2 画素 \times 2 画素の繰り返し単位で、各画素毎に独立して露光時間を設定することができ、これにより、第 1 群のセンサ 1 1 A、第 2 群のセンサ 1 1 B、第 3 群のセンサ 1 1 C、第 4 群のセンサ 1 1 D の読み出すタイミングを変えて蓄積時間を異ならせることが可能になる。

【 0 0 4 6 】

従って、各群のセンサ 1 1 A、1 1 B、1 1 C、1 1 D で露光時間の異なる信号を得て、これらの信号を用いて、いわゆる S V E (Spatially Varying exposure) 方式即ち各センサ (光電変換素子) の露光時間を、センサ毎にいくつかのパターンで変化させる露光方式で撮像を行うことができ、この方式によりダイナミックレンジが拡大された信号を得ることができる。

【 0 0 4 7 】

図 3 を参照して、図 1 に示す C C D 固体撮像素子において、この S V E 方式の動作の一形態について説明する。

図 3 において、 $\phi S U B$ は基板電圧の駆動波形を示す。1 1 A、1 1 B、1 1

C, 11Dは各群のセンサ11A, 11B, 11C, 11Dの電荷の蓄積の状態を示す。蓄積される電荷のうち、斜線を付した部分の電荷は読み出されずに基板に捨てられる電荷である。

【0048】

まず、基板電圧 ϕ SUBが低レベルになり、各群のセンサ11A, 11B, 11C, 11Dにおいて、電荷の蓄積が開始される。

次に、垂直転送クロック ϕ V2Bと ϕ V3Aに高レベルの読み出し電圧が供給されて、転送電極22B及び転送電極23Aに接続された第3群のセンサ11Cの信号電荷が読み出される。

続いて、垂直転送クロック ϕ V2Aと ϕ V3Bに高レベルの読み出し電圧が供給されて、転送電極22A及び転送電極23Bに接続された第2群のセンサ11Bの信号電荷が読み出される。

その後、垂直転送クロック ϕ V2Aと ϕ V3Aに高レベルの読み出し電圧が供給されて、転送電極22A及び転送電極23Aに接続された第1群のセンサ11Aの信号電荷が読み出される。

最後に、垂直転送クロック ϕ V2Bと ϕ V3Bに高レベルの読み出し電圧が供給されて、転送電極22B及び転送電極23Bに接続された第4群のセンサ11Dの信号電荷が読み出される。この直後に、基板電圧 ϕ SUBが高レベルとなり、センサ11の電荷が基板側に排出される。これにより、第4群のセンサ11D以外のセンサ11A, 11B, 11Cに蓄積された電荷は読み出されずに捨てられる。

【0049】

このようにして、4つの群のセンサ11から、露光時間の長さが $11C < 11B < 11A < 11D$ とそれぞれ異なった信号が読み出される。

また、4つの群のセンサ11において、信号が蓄積される期間が重複しているため、前述した第2の手法と比較して時刻のずれを小さくすることができ、動解像度を高くすることが可能である。

尚、図3は垂直転送クロックのタイミングの一形態を示すものであり、第2相及び第3相の垂直転送クロックにおける読み出し用の高レベルの駆動電圧が供給

されるタイミングは図3の關係に固定されるものではなく、必要に応じて任意に変換して設定することが可能である。

【0050】

上述の本実施の形態によれば、第2層の多結晶シリコンからなる転送電極22(22A, 22B)と第3層の多結晶シリコンからなる転送電極23(23A, 23B)との両方に読み出し用の高いレベルの駆動電圧が供給されることによりセンサ11から信号電荷が読み出されるAND型の構成とされている。

そして、第2層の転送電極22A, 22Bに供給される第2相の垂直転送クロック $\phi V2A$, $\phi V2B$ を異ならせたり、第3層の転送電極23A, 23Bに供給される第3相の垂直転送クロック $\phi V3A$, $\phi V3B$ を異ならせたりすることにより、センサ11の信号の読み出しのタイミングを1列置きや1行置きに異ならせることができる。

【0051】

従って、2画素×2画素の4画素毎の繰り返し単位で、各画素毎に独立して露光時間を設定することができ、これにより、第1群のセンサ11A、第2群のセンサ11B、第3群のセンサ11C、第4群のセンサ11Dの読み出すタイミングを変えて蓄積時間を異ならせた信号を得ることができ、ダイナミックレンジが拡大された信号を得ることができる。

さらに、蓄積時間の時刻のずれを小さくすることができるため、動解像度の向上を図ることができる。

【0052】

また、読み出しが行われない部分27では、オフセット領域27Aが形成されているため、読み出しが行われない。

従って、センサ11から垂直転送レジスタ25への信号電荷の読み出しは読み出しゲート部24において行われ、第2層の転送電極22の電極部の下の転送チャネル5に読み出される。

【0053】

そして、第3層の転送電極23の電極部の延長部23Cの有無及び転送電極22, 23とセンサ11のセンサ領域2との間のオフセット領域27Aの有無によ

り、読み出しゲート部 24 と読み出しが行われない部分 27 とを区別することができる。

このため、図 9 に示した構成のように読み出しゲート部 24 における転送電極 23 を特殊な形状にする必要がなくなる。

【0054】

従って、読み出しゲート部 24 を構成する転送電極、即ち第 2 層の転送電極 22 の電極部及び第 3 層の転送電極 23 の電極部の延長部 23C を、比較的広い幅に形成して微細化が容易なパターンとすることができ、さらに微細化しても位置合わせのマージンを確保することが可能になる。

これにより、ユニットセルをさらに微細化して、CCD 固体撮像素子の多画素化や小型化を図ることができる。

【0055】

尚、本実施の形態では、第 3 層の転送電極 23 の電極部にセンサ 11 側に延出する延長部 23C を形成したが、読み出しゲート部 24 において信号電荷の読み出しを行うことが可能であれば、その他の構成を採ることもできる。

【0056】

例えば図 4 に平面図を示すように、第 3 層の転送電極 23 を垂直方向にまっすぐ形成し、一方でセンサ 11 のセンサ領域 2 を第 3 層の転送電極 23 側に延出させて読み出しゲート部 24 を構成することも可能である。

この図 4 の場合、読み出しゲート部 24 以外の部分では、センサ 11 の N^+ 不純物領域 2 が転送電極 23 側に延出していないことにより、その間がオフセット領域 28 となる。このオフセット領域 28 により、この部分ではセンサ 11 からの信号電荷の読み出しは行われない。

これにより、図 1 及び図 2 に示した構成と同様に、第 2 層の転送電極 22A, 22B 及び第 3 層の転送電極 23A, 23B に読み出し用の高レベルの駆動電圧を供給して、読み出し動作を行うことができる。

【0057】

次に、本発明の他の実施の形態として CCD 固体撮像素子の概略構成図（要部の平面図）を図 5 に示す。また、図 5 の D-D における断面図を図 6 に示す。

本実施の形態のCCD固体撮像素子では、特に各センサ11列とその右側即ち読み出しゲート部24とは反対側の垂直転送レジスタ25との間にオフセット領域31が設けられている。

このオフセット領域31では、図6の断面図に示すように、センサ11の N^+ 不純物領域2が転送電極22A、23A(23B)に対して後退して形成されている。

その他の構成は、先の実施の形態と同様であるため、同一符号を付して重複説明を省略する。

【0058】

本実施の形態によれば、センサ11とその右側の垂直転送レジスタ25との間にオフセット領域31が設けられたことにより、先の実施の形態のチャンネルストップ領域26と同様に、隣接する列との分離を行うことができる。

また、基体1にP型のチャンネルストップ領域26を形成する工程が不要となるため、製造工程数が削減される。

【0059】

続いて、本発明の別の実施の形態のCCD固体撮像素子の概略構成図(要部の平面図)を図7に示す。

本実施の形態のCCD固体撮像素子は、図1に示した先の実施の形態のCCD固体撮像素子の構成に対して、第2層の転送電極22(22A、22B)の電極部の形状を変更したものである。

即ち第2層の転送電極22(22A、22B)の電極部を読み出しゲート部24側では広く、読み出しゲート部24とは反対の側では狭く、その間を斜めに直線的に結んで形成している。

【0060】

本実施の形態によれば、第2層の転送電極22の電極部が読み出しゲート部24側で幅が広く形成されていることにより、読み出し電圧を低減してもセンサ11の信号電荷の読み出しを確実に行うことが可能になる。

これにより、読み出し電圧を低減して、例えばCCD固体撮像素子の消費電圧を低減したり、電源部や転送クロックを供給する回路の構成を簡略化することが

可能になる。

【 0 0 6 1 】

また、読み出しゲート部 2 4 とは反対の側では幅が狭く形成されていることにより、結果的に、垂直転送レジスタ 2 5 において、第 2 層の転送電極 2 2 の電極部の面積と、第 3 層の転送電極 2 3 が第 2 層の転送電極 2 2 とオーバーラップせず転送チャネル 5 に臨む部分との面積との比率を、図 1 に示した構成とほぼ同じにすることが可能になる。

【 0 0 6 2 】

これにより、垂直転送レジスタ 2 5 において各層の転送電極 2 1, 2 2, 2 3 の下に蓄積される電荷の量を等しくすることで、垂直転送レジスタ 2 5 の取扱い電荷量の減少を防止し、垂直転送レジスタ 2 5 の取扱い電荷量を図 1 に示した構成とほぼ同じにすることができる。

従って、読み出し電圧以外の他の諸特性は、図 1 に示した構成とほとんど変わらないようにすることができる。

【 0 0 6 3 】

また、本発明のさらに別の実施の形態として、図 5 に示した C C D 固体撮像素子の構成に対して、図 7 と同様に第 2 層の転送電極 2 2 (2 2 A, 2 2 B) の電極部の形状を変更した場合の C C D 固体撮像素子の概略構成図 (要部の平面図) を図 8 に示す。

この図 8 に示す構成の場合は、図 5 に示した構成のチャネルストップ領域を形成する工程を省略することができる利点と、図 7 に示した構成の読み出し電圧を低減することができる利点とを併せて実現することができる。

【 0 0 6 4 】

尚、図 7 や図 8 に示した実施の形態では、第 2 層の転送電極 2 2 (2 2 A, 2 2 B) の電極部の端縁が斜めの直線とされているが、垂直転送レジスタ 2 5 において必要な取扱い電荷量が確保されるならば、その他の形状例えば階段状や曲線にしてもよい。

【 0 0 6 5 】

また、上述の各実施の形態では、第 1 層の転送電極 2 1 が水平方向に帯状に形

成されているが、図 9 に示した構成と同様に、第 1 層の転送電極 2 1 を垂直転送レジスタ 2 5 に沿って延長してその電極部の幅がその導線部の幅より大きくなるようにしてもよい。

実際には、垂直転送レジスタ 2 5 の各相の転送電極の取扱い電荷量、即ち上述の各実施の形態では第 1 層、第 2 層及び第 3 層の転送電極 2 1, 2 2, 2 3 の取扱い電荷量が等しくなるように、各転送電極の寸法や間隔を設定する。

【 0 0 6 6 】

また、上述の各実施の形態では、第 2 相の垂直転送クロック $\phi V 2 A$, $\phi V 2 B$ 及び第 3 相の垂直転送クロック $\phi V 3 A$, $\phi V 3 B$ がいずれも 2 種類ずつである構成であったが、これらの垂直転送クロックを 3 種類以上にして、読み出しのタイミングの変化をさらにつけるようにしてもよい。

【 0 0 6 7 】

さらに、上述の各実施の形態では、本発明を CCD 固体撮像素子に適用して説明したが、光電変換素子（センサ）に蓄積された信号電荷を転送して出力部で信号電荷を電圧に変換して出力する構成の固体撮像素子であれば、その他の構成の固体撮像素子にも本発明を適用することができる。

【 0 0 6 8 】

本発明は、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【 0 0 6 9 】

【発明の効果】

上述の本発明によれば、ゲート部側の転送電極と光電変換素子との間のオフセット領域の有無により、読み出しが行われるゲート部と読み出しが行われない部分との区別がなされ、ゲート部の転送電極を特殊な形状にする必要がなくなる。

これにより、転送電極を微細化が容易なパターンとすることができるため、セルサイズの微細化を図ることを可能にする。

従って本発明により、固体撮像素子の多画素化や小型化を図ることができる。

【 0 0 7 0 】

また、本発明によれば、いわゆる AND 型の動作がなされる固体撮像素子にお

いて、複数の光電変換素子の信号電荷の蓄積時間を列毎に又は／及び行毎に独立して変えることにより、蓄積時間の異なる信号を得ることができる。この蓄積時間は任意に変更して設定することが可能である。

従って、ダイナミックレンジが拡大されて広いダイナミックレンジを有する信号を得ることができる。

さらに、蓄積時間の時刻のずれを小さくすることができるため、動解像度の向上を図ることができる。

【 0 0 7 1 】

また、光電変換素子のゲート部とは反対側の垂直転送レジスタの第 1 の転送電極及び第 2 の転送電極と、光電変換素子のセンサ領域との間にもオフセット領域が設けられた構成としたときには、チャンネルストップ領域の形成工程が不要となるため、製造工程数を削減することができる。

【図面の簡単な説明】

【図 1】

本発明の一実施の形態の CCD 固体撮像素子の概略構成図（要部の平面図）である。

【図 2】

A 図 1 の A - A における断面図である。

B 図 1 の B - B における断面図である。

C 図 1 の C - C における断面図である。

【図 3】

図 1 の CCD 固体撮像素子における S V E 方式の動作の一形態を説明する図である。

【図 4】

図 1 の構成に対してセンサのセンサ領域を転送電極側に延出させた構成の概略構成図（要部の平面図）である。

【図 5】

本発明の他の実施の形態の CCD 固体撮像素子の概略構成図（要部の平面図）である。

【図 6】

図 5 の D - D における断面図である。

【図 7】

本発明の別の実施の形態の C C D 固体撮像素子の概略構成図（要部の平面図）である。

【図 8】

本発明の別の実施の形態の C C D 固体撮像素子の概略構成図（要部の平面図）である。

【図 9】

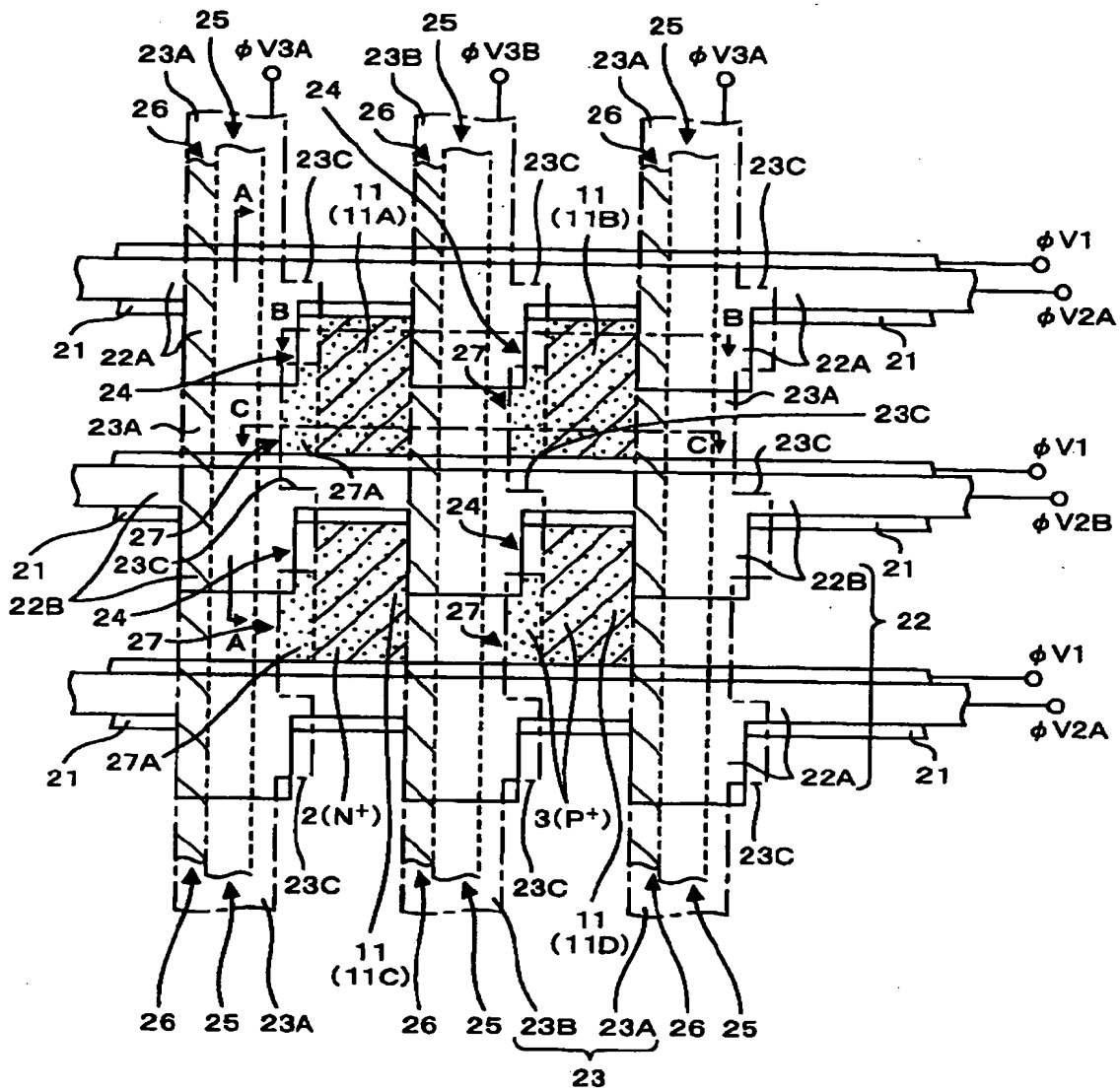
A N D 型の C C D 固体撮像素子の概略構成図（要部の平面図）である。

【符号の説明】

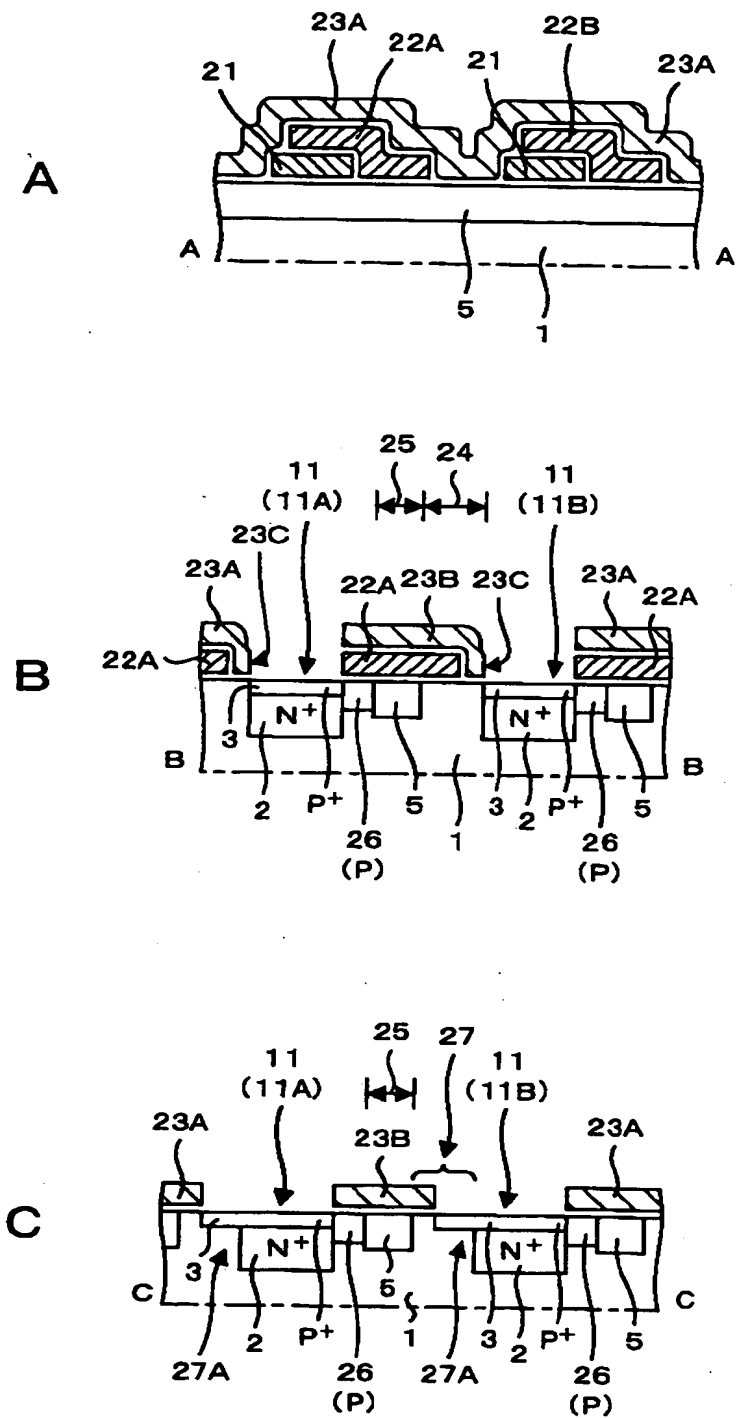
1 半導体基体、2 N^+ 不純物領域（センサ領域）、3 正電荷蓄積領域、5 転送チャネル、11 センサ、21 第1層の転送電極、22, 22A, 22B 第2層の転送電極、23, 23A, 23B 第3層の転送電極、24 読み出しゲート部、25 垂直転送レジスタ、26 チャネルストップ領域、27A, 28, 31 オフセット領域、 $\phi V1$, $\phi V2A$, $\phi V2B$, $\phi V3A$, $\phi V3B$ 垂直転送クロック

【書類名】 図面

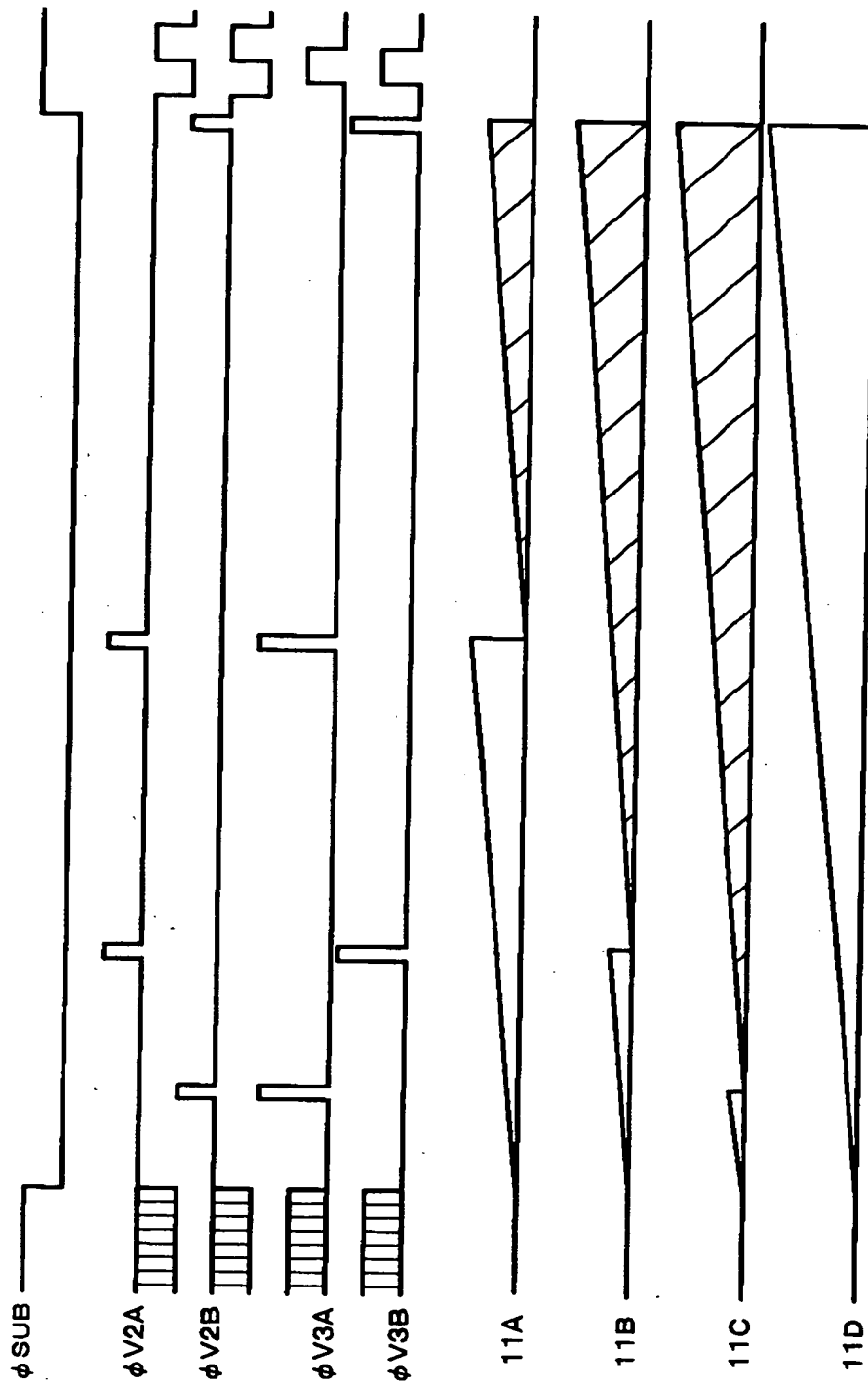
【図1】



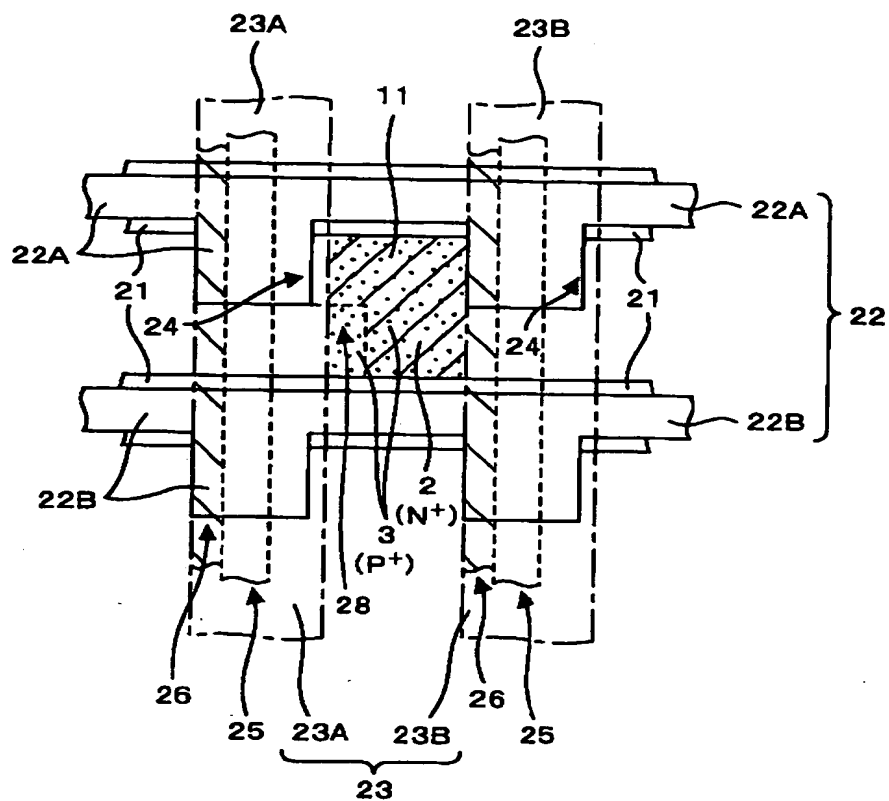
【図 2】



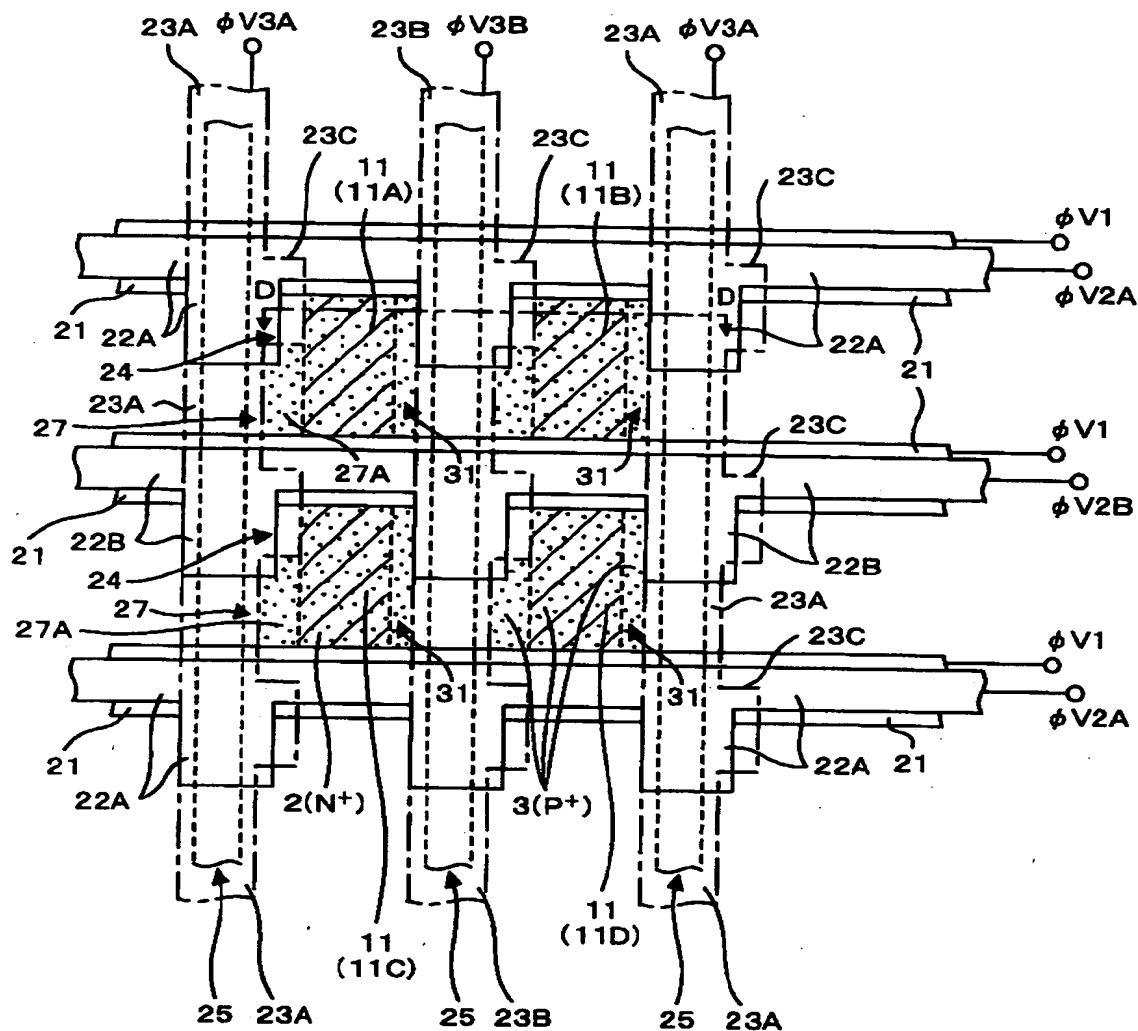
【図3】



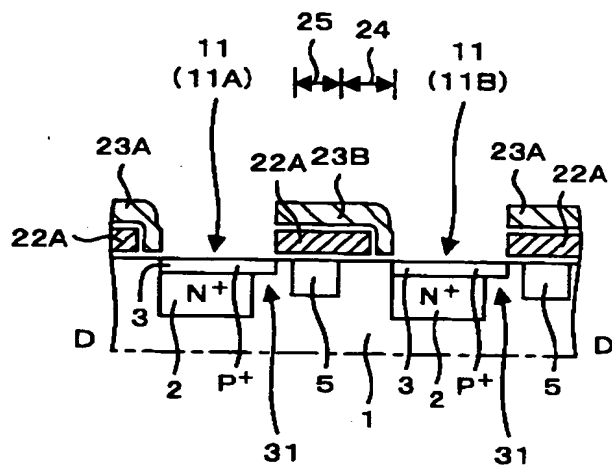
【図4】



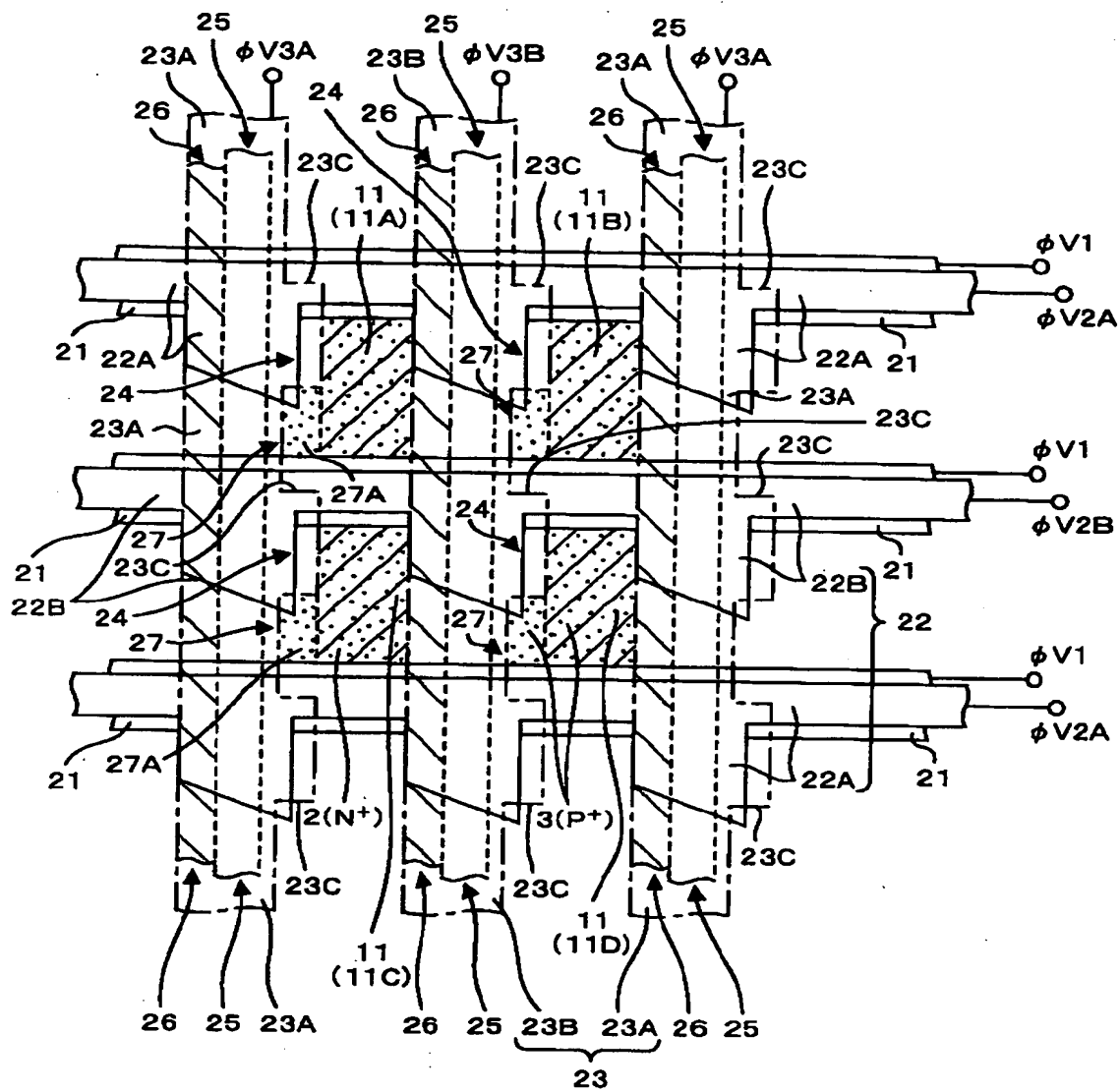
【図5】



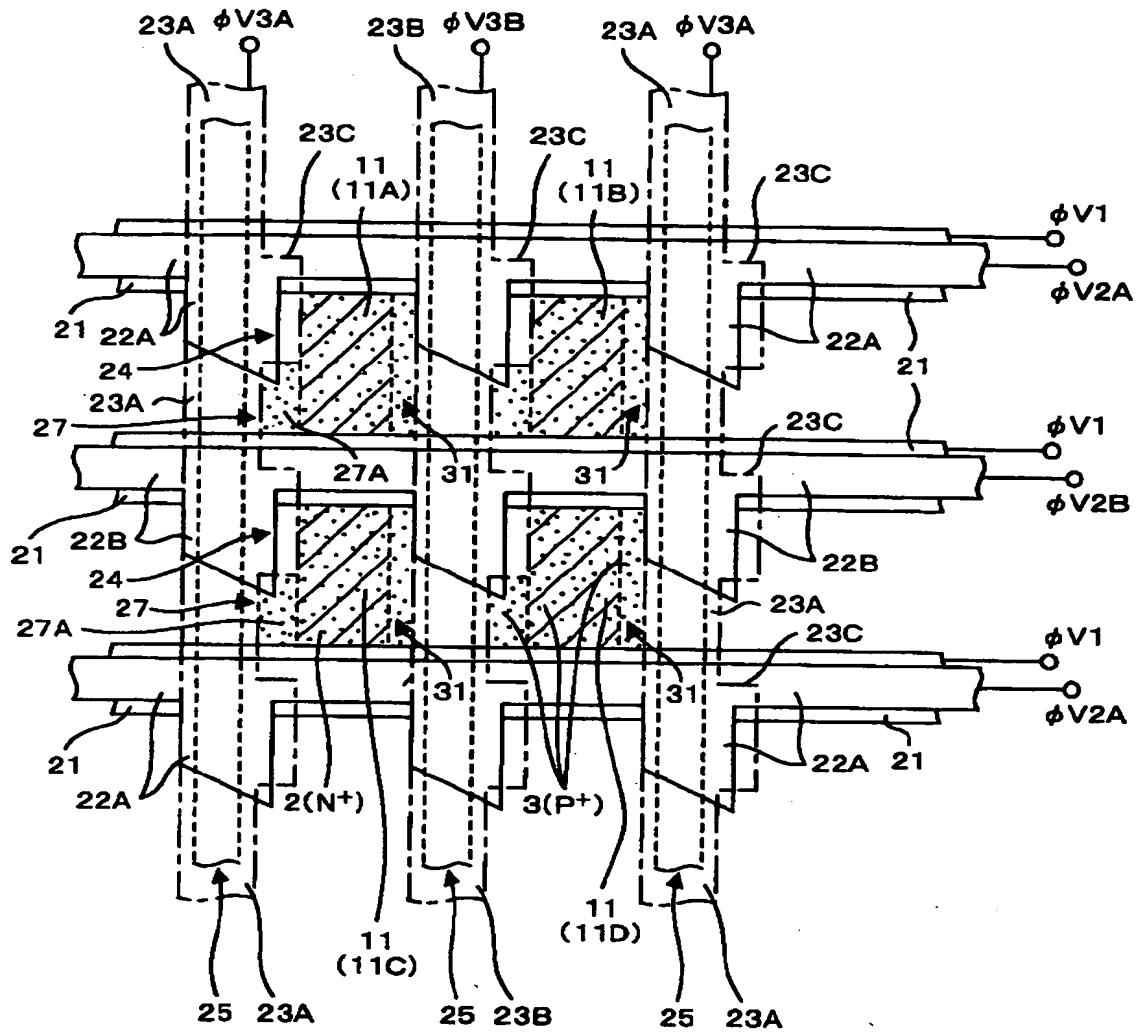
【図 6】



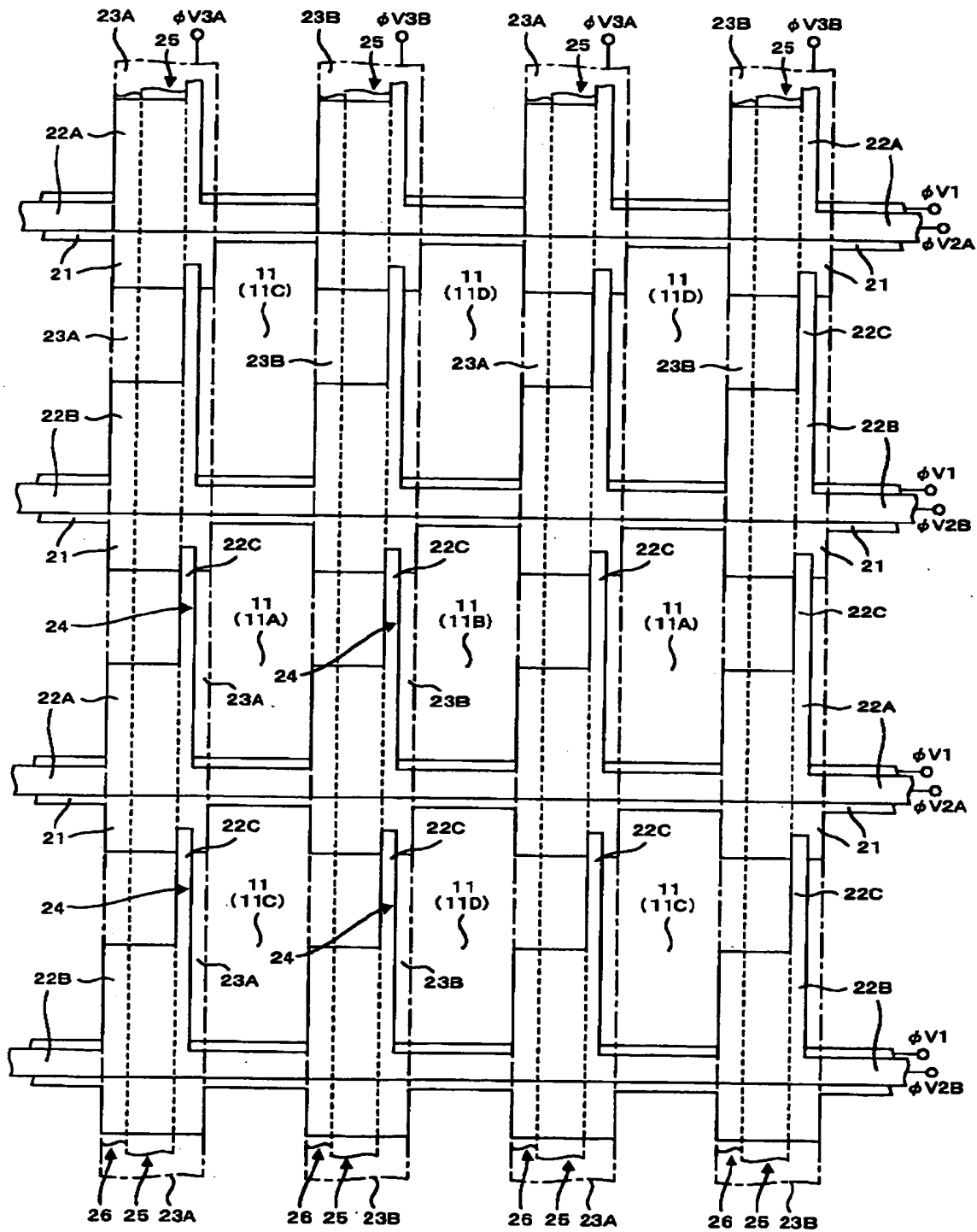
【图7】



【図8】



【図 9】



【書類名】 要約書

【要約】

【課題】 各光電変換素子の感度の空間パターンに自由度を持たせることができ、広いダイナミックレンジと、高い動解像度とを有し、微細化に適した構造の固体撮像素子及びその駆動方法を提供する。

【解決手段】 第3の転送電極23を垂直転送レジスタ25と平行に配置し、第2の転送電極22を垂直転送レジスタ25と垂直に配置すると共に、それぞれ読み出しゲート部24上にも形成して光電変換素子11から信号電荷を読み出す駆動電圧を供給し、これら第3及び第2の転送電極23、22の両方から供給される駆動電圧によって信号電荷の垂直転送レジスタ25への読み出しが行われ、信号電荷の読み出しが行われる部分では読み出しゲート部24側の転送電極23と光電変換素子11のセンサ領域2とが隣接して形成され、信号電荷の読み出しが行われない部分では読み出しゲート部24側の転送電極23と光電変換素子11のセンサ領域2との間にオフセット領域27Aを設けた固体撮像素子を構成する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社